



JP2000138342

Biblio

Page 1

Drawing

**esp@cenet****SEMICONDUCTOR DEVICE**

Patent Number: JP2000138342

Publication date: 2000-05-16

Inventor(s): KAWATO HISASHI;; TAJIRI MITSUGI;; IWASAKI MITSUTAKA;;  
GOORAB MAJUMUDAARApplicant(s): MITSUBISHI ELECTRIC CORP;; RYODEN SEMICONDUCTOR SYST  
ENG CORPRequested  
Patent: ☐ JP2000138342Application  
Number: JP19980310981 19981030Priority Number  
(s):

IPC Classification: H01L25/07; H01L25/18

EC Classification:

Equivalents:

**Abstract**

**PROBLEM TO BE SOLVED:** To enable to easily measure output signals from specific terminals of chips by extruding the extremity of a relay lead connected to chips for electric power and integrated circuit chips through metal lines from molded resin for sealing a lead frame part including the chips for electric power and the integrated circuit chips.

**SOLUTION:** Integrated circuit chips 6 such as LVIC and HVIC for controlling electric power chips 4 such as IGBT and FWD for switching a large amount of power are mounted on a lead frame 2a. The lead frame 2a is sealed with molded resin 12. The extremity of relay leads 3a-3f which are electrically connected to the electric power chips 4 through aluminum lines 10 and to the integrated circuit chips 6 through metal lines 8 is extruded from the molded resin 12. Since gate voltage of the IGBT and output signals of the HVIC and the LVIC can be directly measured through the use of the extruded terminals, evaluation of electrical characteristics can be easily performed.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-138342  
(P2000-138342A)

(43) 公開日 平成12年5月16日 (2000. 5. 16)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード (参考)

H 0 1 L 25/07  
25/18

H 0 1 L 25/04

C

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平10-310981

(22) 出願日 平成10年10月30日 (1998. 10. 30)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71) 出願人 591036505

菱電セミコンダクタシステムエンジニアリ  
ング株式会社

兵庫県伊丹市瑞原4丁目1番地

(72) 発明者 川藤 寿

東京都千代田区丸の内二丁目2番3号 三  
菱電機株式会社内

(74) 代理人 100064746

弁理士 深見 久郎 (外3名)

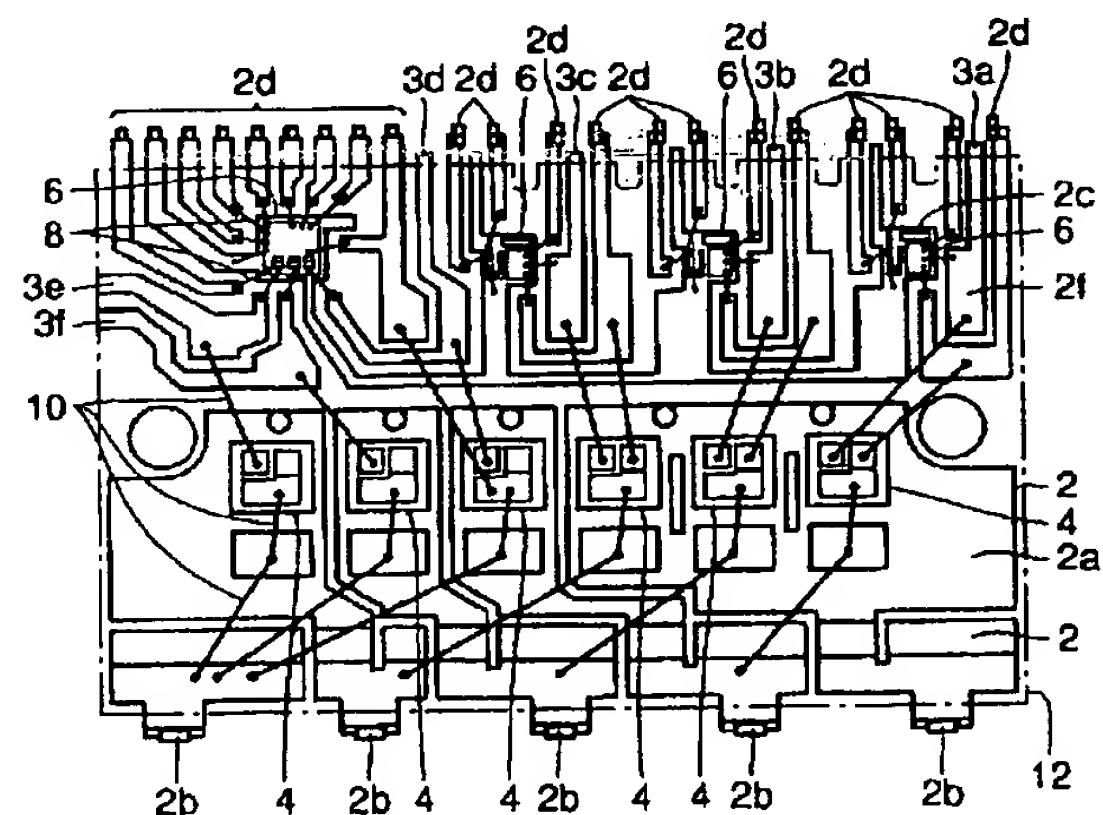
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 電力半導体装置の電気的特性を容易に測定することができる半導体装置を提供する。

【解決手段】 パワーチップ4と、集積回路チップ6とを封止したモールド樹脂12から、パワーチップ4とはアルミニウム線10によって電気的に接続され、集積回路チップ6とは金線8によって電気的に接続されている中継リード3a~3fの端部が突出している。



## 【特許請求の範囲】

【請求項 1】 電力用チップおよび該電力用チップを制御するための集積回路チップと、

前記電力用チップを搭載するための第 1 フレーム部および前記集積回路チップを搭載するための第 2 フレーム部を有するリードフレーム部と、

前記電力用チップおよび前記集積回路チップを含む前記リードフレーム部を封止するモールド樹脂とを備え、

前記リードフレーム部は、前記電力用チップとは第 1 の金属線によって電氣的に接続され、前記集積回路チップとは第 2 の金属線によって電氣的に接続される中継リード部を有し、

前記中継リード部の端部が前記モールド樹脂より突出している、半導体装置。

【請求項 2】 前記モールド樹脂は 1 回のモールド工程によって形成されている、請求項 1 記載の半導体装置。

【請求項 3】 前記中継リード部は前記モールド樹脂内を最短距離で前記モールド樹脂の外側へ向かって延びている、請求項 1 または 2 に記載の半導体装置。

【請求項 4】 前記第 1 の金属線は前記第 2 の金属線よりも多くの電流を流すことを許容する、請求項 1 ～ 3 のいずれかに記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は半導体装置に関し、特に、モールド樹脂によって封止された所定のチップの電氣的特性を容易に測定することが可能な半導体装置に関するものである。

## 【0002】

【従来の技術】 従来の半導体装置の一例として、たとえばエアコン、洗濯機などのインバータ用のスイッチング素子として用いられる電力半導体装置について説明する。電力半導体装置では、大電流をスイッチングするための絶縁ゲート形バイポーラトランジスタ (Insulated Gate Bipolar Transistor、以下「IGBT」と記す。) やフライホイールダイオード (Fly Wheel Diode、以下「FWD」と記す。) といったパワーチップと、そのパワーチップを制御するための低電圧集積回路 (Low Voltage Integrated Circuit、以下「LVIC」と記す。) や高電圧集積回路 (High Voltage Integrated Circuit、以下「HVIC」と記す。) といった集積回路チップが搭載されている。電力半導体装置は、これらのパワーチップおよび集積回路チップをリードフレーム上に搭載し、所定のワイヤボンドおよび樹脂モールド工程を経ることによって形成される。

【0003】 そこで、電力半導体装置の従来の製造方法について図を用いて説明する。図 9 および図 10 を参照して、リードフレーム 102 およびパワーチップ 104 および集積回路チップ 106 をそれぞれダイボンドにより搭載する。次に、ワイヤボンディングによってパワー

チップ 104 とリードフレーム 102 内の所定の内部リードとをアルミニウム線 110 により電氣的に接続する。同様に、集積回路チップ 106 と所定の内部リードとを金線 108 により電氣的に接続する。

【0004】 次に図 11 および図 12 を参照して、パワーチップ 104 および集積回路チップ 106 が搭載されたリードフレーム 102 の面を覆うように、1 次モールド樹脂 112 を形成する。このとき、パワーチップ 104 および集積回路チップ 106 が搭載された面と反対側のリードフレーム 102 の面は露出した状態にある。

【0005】 次に図 13 および図 14 を参照して、1 次モールド樹脂 112 から突出している内部リードのうち、不要なリード端子となるリード部分 (斜線部分) をカットする。次に図 15 および図 16 を参照して、1 次モールド樹脂 112 およびリードフレーム 102 を覆うように、さらに 2 次モールド樹脂 114 を形成する。このとき、特にパワーチップ 104 から発生する熱を放出するためのヒートシンク 116 が配設される。

【0006】 その後、リードフレーム 102 のタイバー 102g などをカットして各リード端子を曲げることににより、図 17 (a)、(b) および (c) に示す電力半導体装置が完成する。この電力半導体装置の回路ブロック図の一例を図 18 に示す。回路ブロック図の周囲に示された各端子は、図 17 における各リード端子と対応している。

## 【0007】

【発明が解決しようとする課題】 上述した製造方法によって得られた電力半導体装置では、1 回目のモールド工程の後、不要なリード部分 (斜線部分) がカットされて、そのカットされたリード端部 102h は、2 回目のモールド工程によってモールド樹脂 114 中に封止される。このリード端部 102h の中には、パワーチップ 104 と集積回路チップ 106 とを電氣的に接続するために、アルミニウム線 110 と金線 108 とを中継する中継リードの端部も含まれている。

【0008】 この中継リードは、たとえば図 18 に示す A～F 点に対応している。すなわち、中継リードはパワーチップ 104 の IGBT のゲートと集積回路チップ 106 の HVIC または LVIC の出力端子とを電氣的に接続する中継部分に対応している。

【0009】 完成した電力半導体装置では、これらの中継リードは 2 次モールド樹脂 114 中に封止されているため、IGBT のゲート電圧や HVIC または LVIC の出力信号 (電圧) を直接測定することができなかった。

【0010】 本発明は上記問題点を解決するためになされたものであり、パワーチップや集積回路チップの特定部分の電圧を容易に測定することができる半導体装置を提供することを目的とする。

## 【0011】

【課題を解決するための手段】本発明の1つの局面における半導体装置は、電力用チップおよびその電力用チップを制御するための集積回路チップと、リードフレーム部と、モールド樹脂とを備えている。リードフレーム部は、電力用チップを搭載するための第1フレーム部と集積回路チップを搭載するための第2フレーム部とを有している。モールド樹脂は、電力用チップおよび集積回路チップを含むリードフレーム部を封止している。そのリードフレーム部は、電力用チップとは第1の金属線によって電氣的に接続され、集積回路チップとは第2の金属線によって電氣的に接続される中継リード部を有している。そして、その中継リード部の端部がモールド樹脂より突出している。

【0012】この構成によれば、電力用チップと集積回路チップとは、中継リード部を介して第1の金属線および第2の金属線により電氣的に直接接続されている。その中継リード部の端部がモールド樹脂より突出している。その結果、第1の金属配線が接続されている電力用チップの特定の端子または第2の金属線が接続されている集積回路チップの特定の端子の出力信号（電圧）を容易に測定することができる。

【0013】好ましくは、モールド樹脂は1回のモールド工程によって形成されている。モールド樹脂を形成する際のモールド工程では、リードフレーム部の不要なリード部分はモールド工程の後にカットされるため、モールド樹脂から中継リード部の端部が必ず突出する。これにより、電力用チップまたは集積回路チップの特定の出力信号（電圧）を容易に測定することができるとともに、モールド工程数の削減も図ることができる。

【0014】また好ましくは、中継リード部はモールド樹脂内を最短距離でモールド樹脂の外側へ向かって延びている。

【0015】この場合には、中継リード部の撓みが少なくなり、製造工程において第1の金属線や第2の金属線が中継リード部から外れてしまうような不具合を防止することができる。

【0016】さらに好ましくは、第1の金属線は第2の金属線よりも多くの電力を流すことを許容する。

【0017】電力用チップでは、集積回路チップと比較して大電流を扱う必要がある。このため、第1の金属線は第2の金属線よりも大電流を流すことができるものが望ましい。

【0018】

【発明の実施の形態】本発明の実施の形態に係る電力半導体装置について説明する。まず、電力半導体装置の平面外観を図1に示し、側面外観を図2および図3にそれぞれ示す。電力半導体装置は、従来の技術に項において説明したように、大電流をスイッチングするためのIGBTやFWDといったパワーチップと、そのパワーチップを制御するためのLVICやHVICといった集積回

路チップがリードフレーム上に搭載され、モールド樹脂12によって封止されている。

【0019】そのモールド樹脂12内の平面構造を図4に示す。図1～図4を参照して、モールド樹脂12からは、パワーチップ4と接続されたパワーチップ側リード端子2bと集積回路チップ6と接続された集積回路チップ側リード端子2dとが突出して配設されている。さらに、モールド樹脂12からは、パワーチップ4とはアルミニウム線10によって電氣的に接続され、集積回路チップとは金線8によって電氣的に接続されている中継リード3a～3fの端部が突出している。パワーチップ4と集積回路チップ6とは、その中継リード3a～3fを介して電氣的に接続されている。なお、集積回路チップ6には金線8を適用するのに対して、パワーチップ4にはアルミニウム線10を適用するのは、パワーチップ4では、集積回路チップ6よりも大電流を扱うからである。

【0020】パワーチップ4および集積回路チップ6を含む回路ブロック図の一例は、従来の技術の項において説明した図18に示す回路ブロック図と同様である。したがって、中継リード3a～3fは同図中のA～F点に対応している。同図に示されるように、A～F点は、パワーチップ4のIGBT4a～4fのゲート電極とHVIC6a～6cまたはLVIC6dの各出力端子とをそれぞれ中継している部分である。その中継リード3a～3fの端部がモールド樹脂12から突出している結果、IGBT4a～4fのゲート電圧、HVIC6a～6cの出力信号（電圧）およびLVIC6dの出力信号（電圧）を直接測定することができ、電力半導体装置の電氣的な特性評価を容易に行なうことが可能となる。

【0021】上述した電力半導体装置の構造を得るには、モールド工程を1回とするのが望ましく、電力半導体装置の電氣的測定が容易になる効果に加えて、モールド工程を削減できる効果が得られる。そこで、そのような電力半導体装置の製造方法の一例について図を用いて説明する。図5を参照して、リードフレーム2のパワーチップ用リードフレーム2a上にパワーチップ4をダイボンドにより搭載する。また、集積回路チップ用リードフレーム2c上に集積回路チップ6をダイボンドにより搭載する。

【0022】次に、ワイヤボンディングによって、パワーチップ4と所定の内部リードとをアルミニウム線10により電氣的に接続する。同様に、集積回路チップ6と所定の内部リードとを金線8により電氣的に接続する。なお、パワーチップ用リードフレーム2aは、リード段差部2eを介してパワーチップ側リード端子となるリードに繋がれて、パワーチップ用リードフレーム2aが位置する面と集積回路チップ用リードフレーム2cが位置する面とは同一平面上にはない。各パワーチップ用リードフレーム2aと集積回路チップ用リードフレーム2c



とはタイバー 2 g などによって繋がれている。

【0023】次に図 6 および図 7 を参照して、金型（図示せず）をリードフレーム 2 に装着して、パワーチップ側リード端子の側から樹脂注入ゲート 1 4 により金型内にモールド樹脂 1 2 a を注入する。注入の際には、特にパワーチップ用リードフレーム 2 a は金型に設けられた可動ピン 1 6 によって動かないように固定されている。モールド樹脂 1 2 によってパワーチップ 4、集積回路チップ 6 およびリードフレーム 2 を封止した後、中継リード 3 a ~ 3 f、タイバー 2 g を含むリードをカットする

とともに、パワーチップ側リード端子および集積回路チップ側リード端子を曲げることによって、図 8 に示す電力半導体装置が完成する。

【0024】上述した製造方法では、図 7 に示すように、樹脂注入ゲート 1 4 から注入されるモールド樹脂 1 2 a がリード段差部 2 e によって、パワーチップ 4 が搭載されたパワーチップ用リードフレーム 2 a の面（表面）とは反対側の面（裏面）に位置するモールド樹脂が比較的薄く形成されるべき部分へ積極的に流し込まれる。これによって、パワーチップ用リードフレーム 2 a の裏面側のモールド樹脂の充填性が向上し、1 回のモールド工程によって所定のモールド樹脂 1 2 を形成することができる。

【0025】このモールド工程に関して、従来の電力半導体装置では、図 1 6 に示すように、リードフレーム 1 0 2 とヒートシンク 1 1 6 と間のモールド樹脂においては、パワーチップにて発生した熱を効果的に放熱させるために、両者の電氣的絶縁性が損なわれない程度に極力薄くする必要がある。しかしながら、従来の電力半導体装置の構造では、1 回のモールド工程によって、リードフレームとヒートシンクとの間にモールド樹脂を良好に充填することが困難であった。そのため、既に説明したように、モールド工程を 2 回行うことによって、絶縁性と放熱効果とを確保していたのである。

【0026】従来の電力半導体装置に対して本電力半導体装置では、上述したように、1 回のモールド工程によってモールド樹脂 1 2 が形成されるため、必然的に中継リード 3 a ~ 3 f の端部もモールド樹脂 1 2 より突出した構造が容易に得られる。これによって、電力半導体装置の電氣的測定が容易に行なえる効果に加えて、従来のモールド工程を 2 回行なっていたところを 1 回に低減でき、生産コストの削減も同時に図ることが可能となる。

【0027】また、中継リード 3 a ~ 3 f としては、迂回させずにリードフレーム 2 のタイバー 2 g に向かって最短距離となるように配置されていることが望ましい。すなわち、完成した電力半導体装置においては、モールド樹脂 1 2 によって封止された中継リード 3 a ~ 3 f がモールド樹脂 1 2 内をモールド樹脂 1 2 の外側へ向かって最短距離で延びているのが望ましい。この場合には、中継リード 3 a ~ 3 f の撓みが少なくなり、製造工程中

にアルミニウム線 1 0 や金線 8 が中継リード 3 a ~ 3 f から外れてしまうなどの不具合を防止することができる。

【0028】今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0029】

【発明の効果】本発明の 1 つの局面における半導体装置によれば、電力用チップと集積回路チップとは、中継リード部を介して第 1 の金属線および第 2 の金属線により電氣的に直接接続されている。その中継リード部の端部がモールド樹脂より突出している。その結果、第 1 の金属配線が接続されている電力用チップの特定の端子または第 2 の金属線が接続されている集積回路チップの特定の端子の出力信号（電圧）を容易に測定することができる。

【0030】好ましくは、モールド樹脂は 1 回のモールド工程によって形成されていることによって、モールド工程の後にはモールド樹脂から中継リード部の端子が必ず突出する。これにより、電力用チップまたは集積回路チップの特定の出力信号（電圧）を容易に測定することができるとともに、モールド工程数の削減も図ることができる。

【0031】また好ましくは、中継リード部はモールド樹脂内を最短距離でモールド樹脂の外側へ向かって延びていることにより、中継リード部の撓みが少なくなり、製造工程において第 1 の金属線や第 2 の金属線が中継リブから外れてしまうような不具合を防止することができる。

【0032】さらに好ましくは、電力用チップでは、集積回路チップと比較して大電流を使う必要があるため、第 1 の金属線は第 2 の金属線よりも大電流を流すことができるものが望ましい。

【図面の簡単な説明】

【図 1】 本発明の実施の形態に係る電力半導体装置の平面外観図である。

【図 2】 同実施の形態における電力半導体装置の 1 つの側面外観図である。

【図 3】 同実施の形態における電力半導体装置の他の側面外観図である。

【図 4】 同実施の形態における電力半導体装置の内部の構造を示す平面図である。

【図 5】 同実施の形態における電力半導体装置の製造方法の一工程を示す平面図である。

【図 6】 同実施の形態において、図 5 に示す工程の後に行なわれる工程を示す平面図である。

【図 7】 同実施の形態において、図 6 に示す工程の A

—Aにおける断面図である。

【図 8】 同実施の形態における電力半導体装置の断面図である。

【図 9】 従来の電力半導体装置の製造方法の一工程を示す平面図である。

【図 10】 図 9 に示す工程における断面図である。

【図 11】 図 9 に示す工程の後に行なわれる工程を示す平面図である。

【図 12】 図 11 に示す工程における断面図である。

【図 13】 図 11 に示す工程の後に行なわれる工程を示す平面図である。

【図 14】 図 13 に示す工程における断面図である。

【図 15】 図 13 に示す工程の後に行なわれる工程を示す平面図である。

【図 16】 図 15 に示す工程における断面図である。

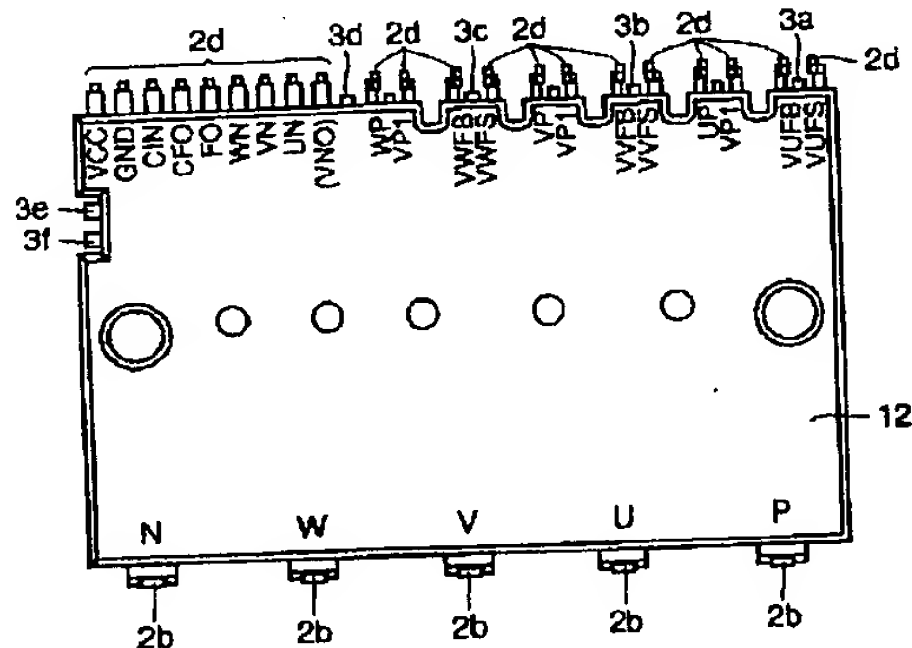
【図 17】 従来の電力半導体装置の外観を示す図であり、(a) は平面外観図であり、(b) は 1 つの側面外観図であり、(c) は他の側面外観図である。

【図 18】 電力半導体装置の回路ブロック図である。

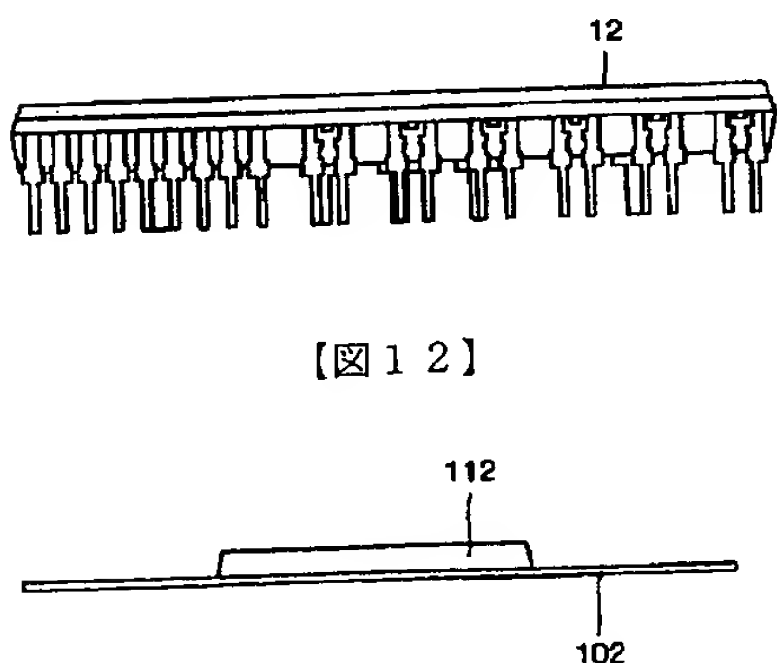
【符号の説明】

2 a パワーチップ用リードフレーム、2 b パワーチップ側リード端子、2 c 集積回路チップ用リードフレーム、2 d 集積回路チップ側リード端子、2 e リード段差部、2 リードフレーム、3 a～3 f 中継リード、4 パワーチップ、4 a～4 f IGBT、6 集積回路チップ、6 a～6 c HVIC、6 d LVIC、8 金線、10 アルミニウム線、12、12 a モールド樹脂。

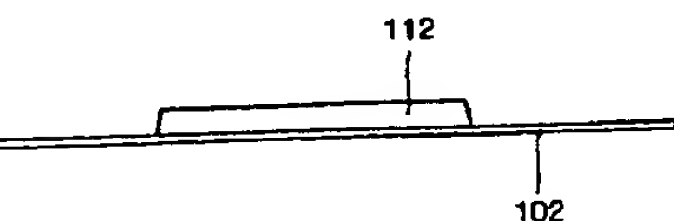
【図 1】



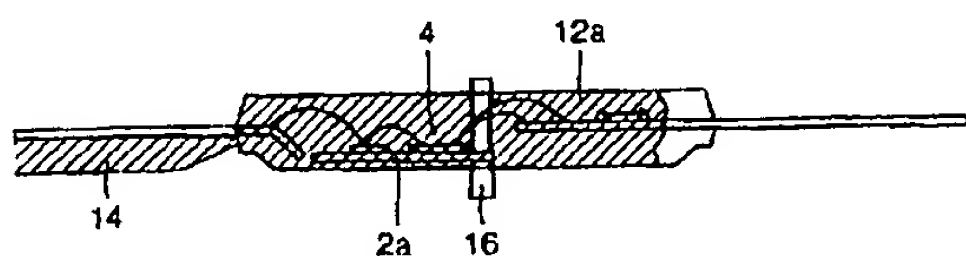
【図 3】



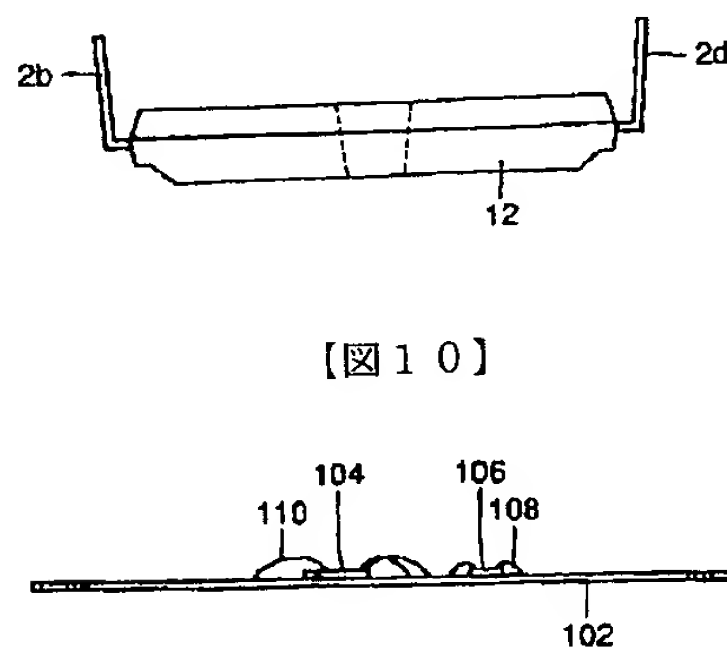
【図 12】



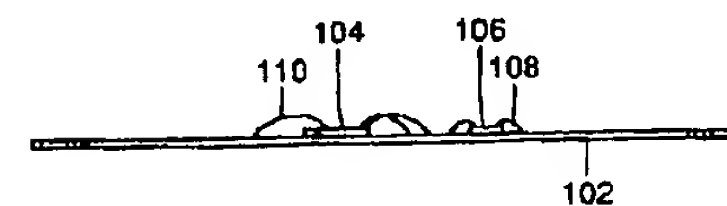
【図 7】



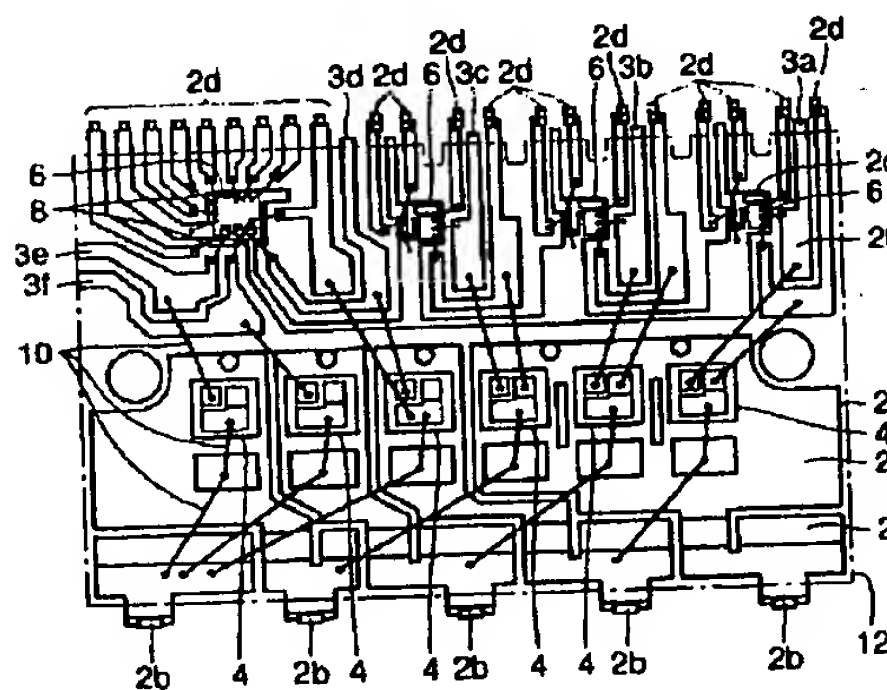
【図 2】



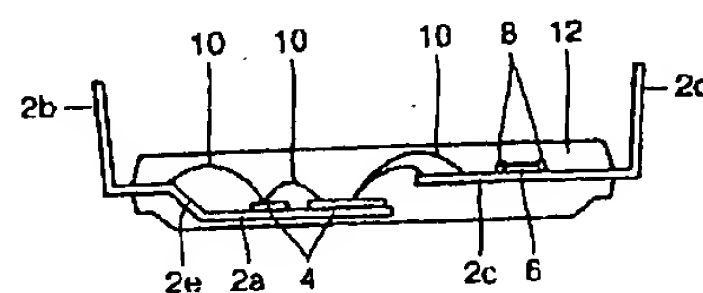
【図 10】



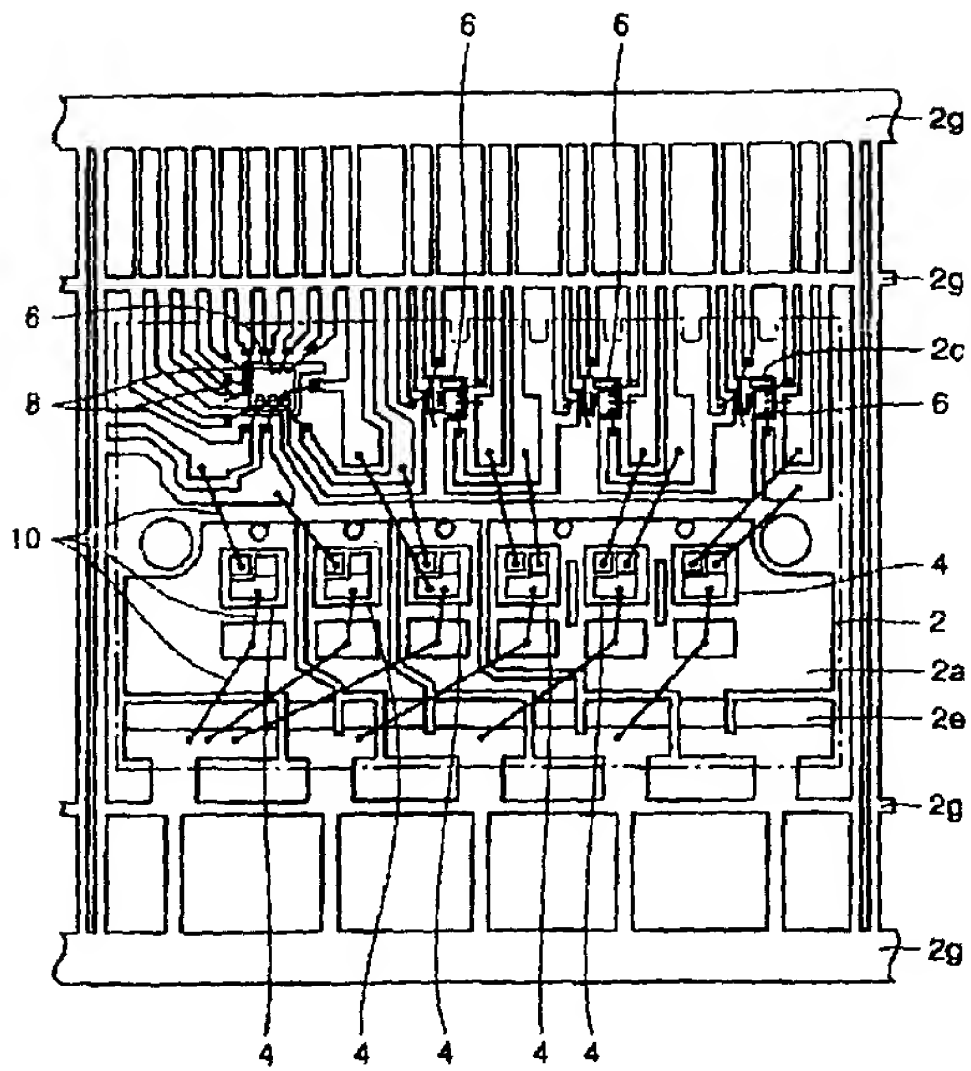
【図 4】



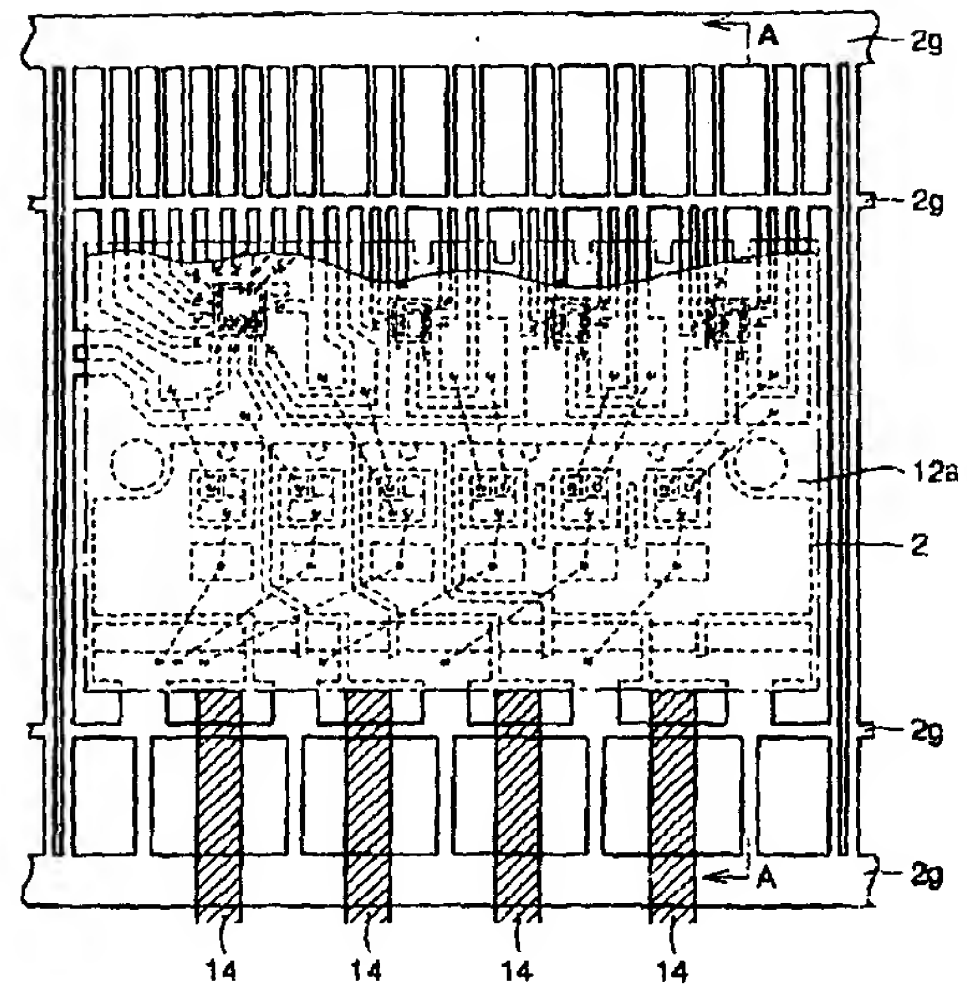
【図 8】



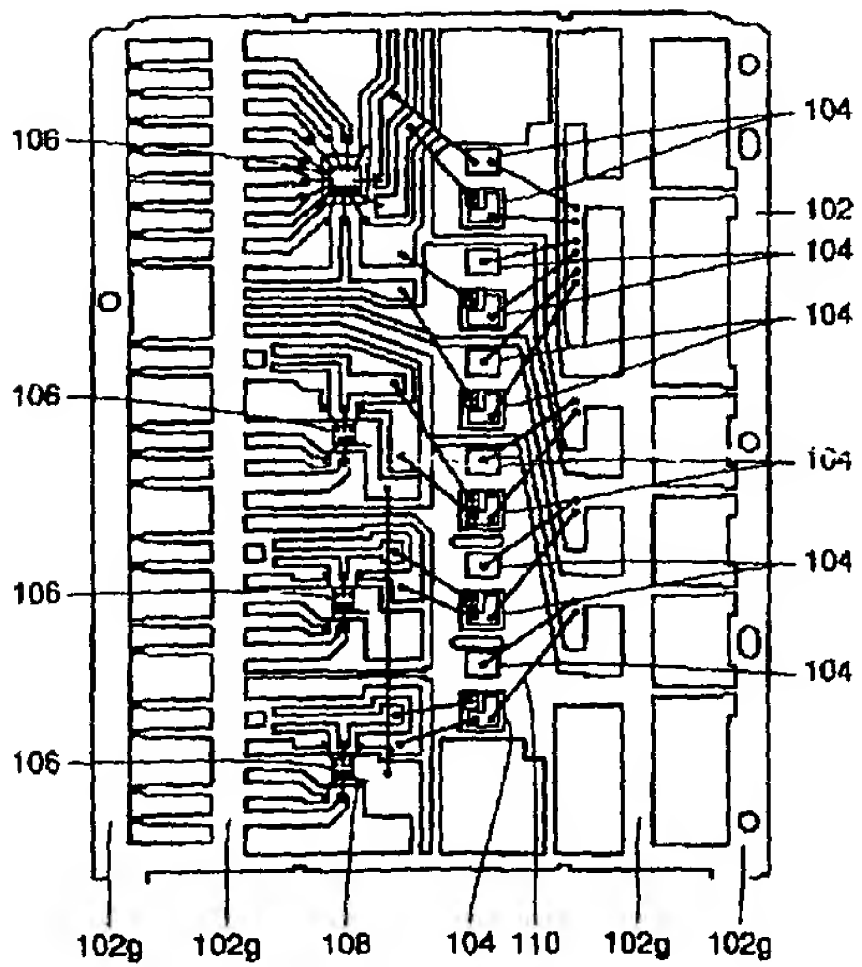
【図 5】



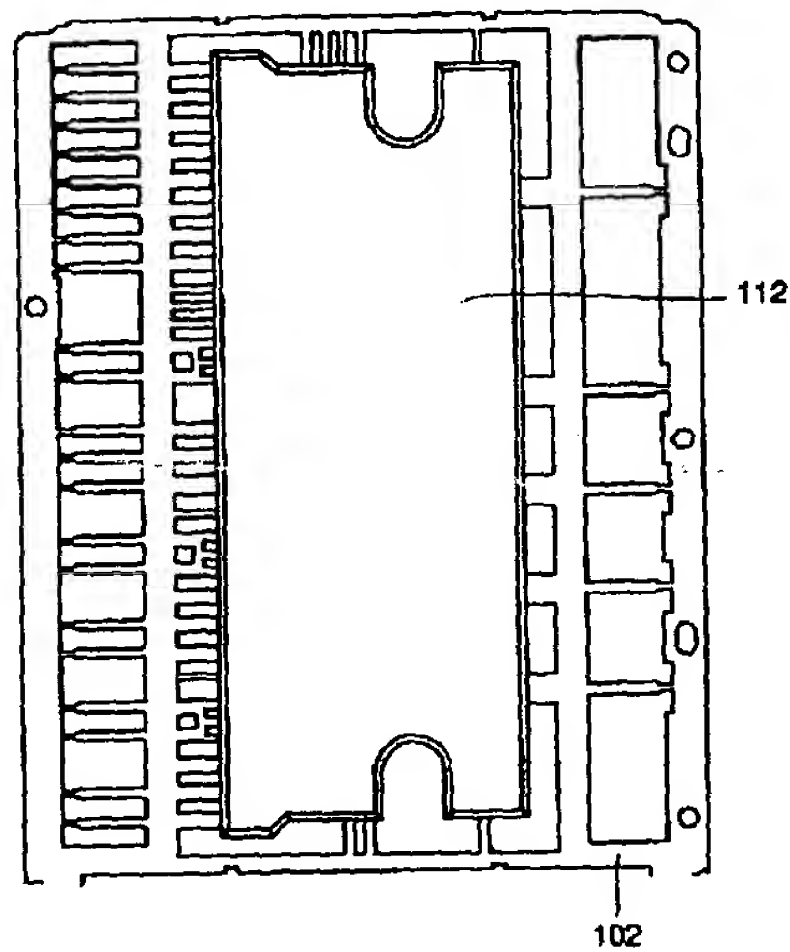
【図 6】



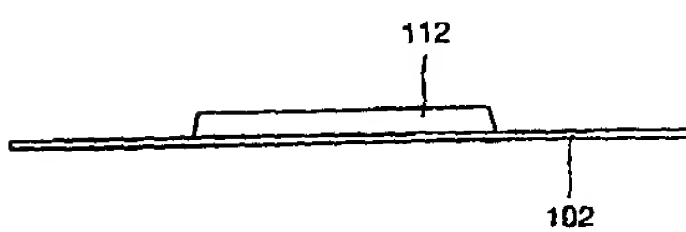
【図 9】



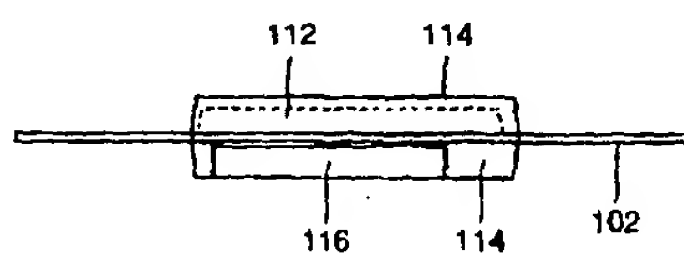
【図 11】



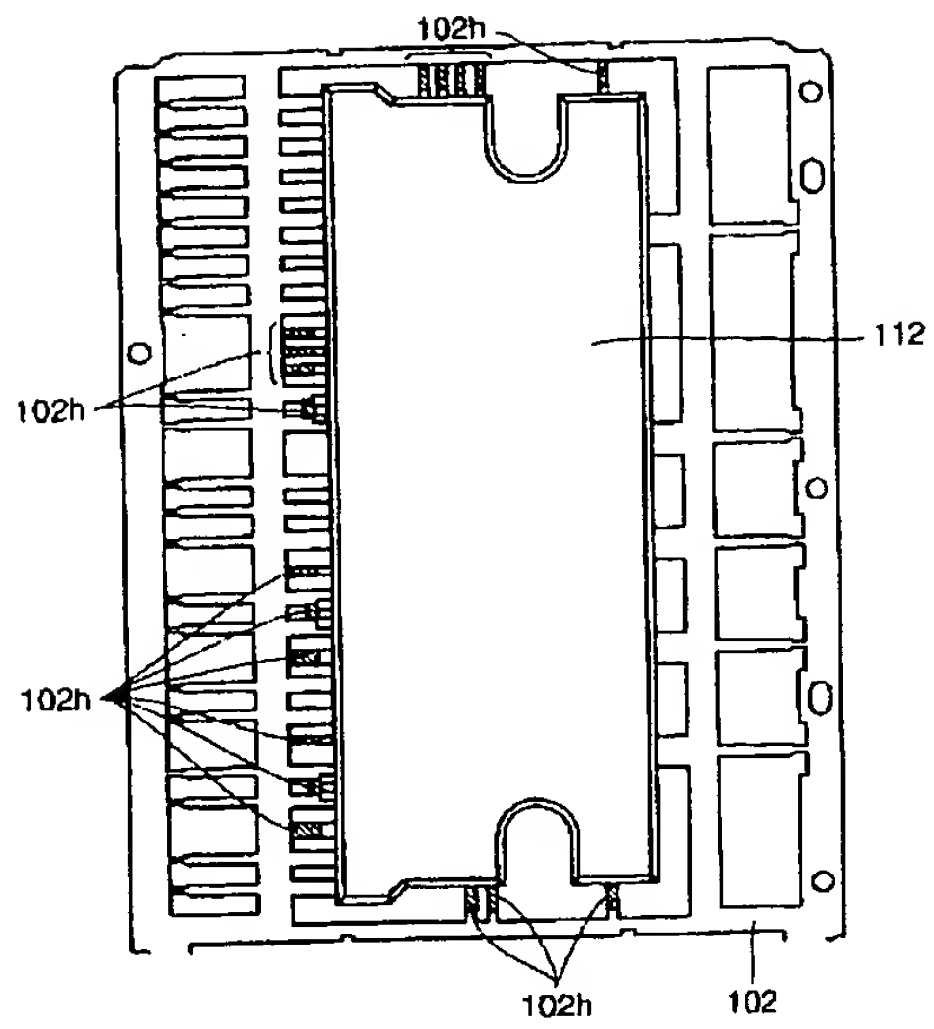
【図 14】



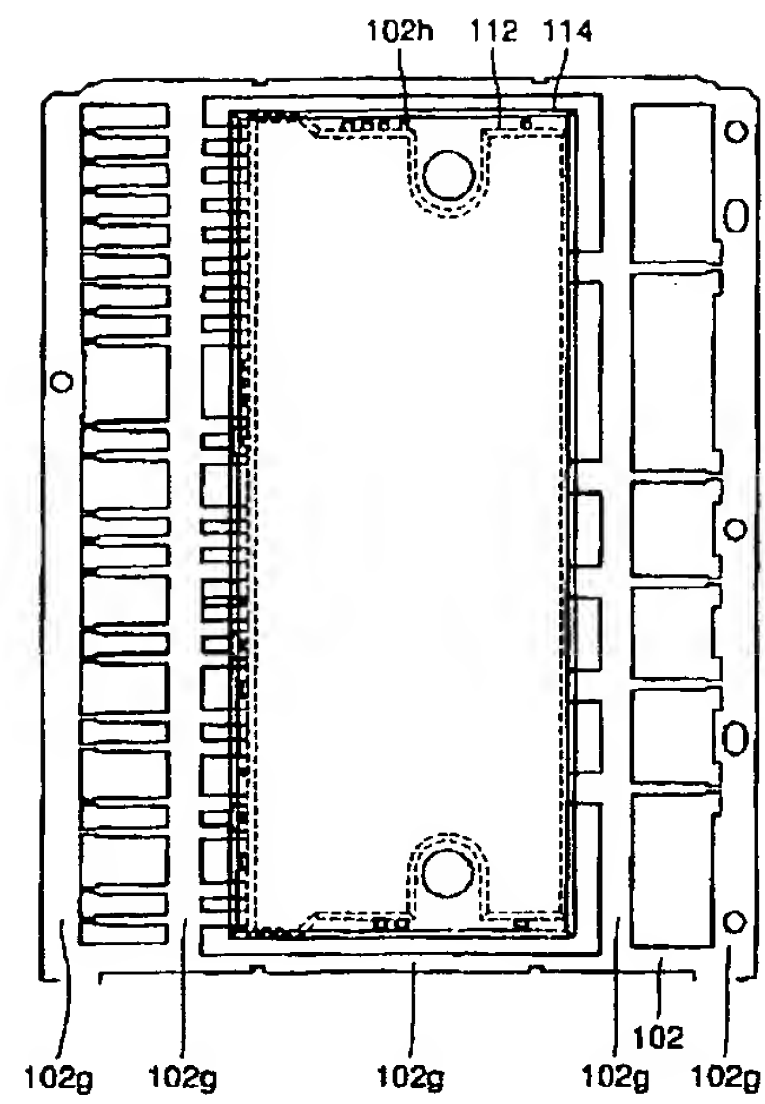
【図 16】



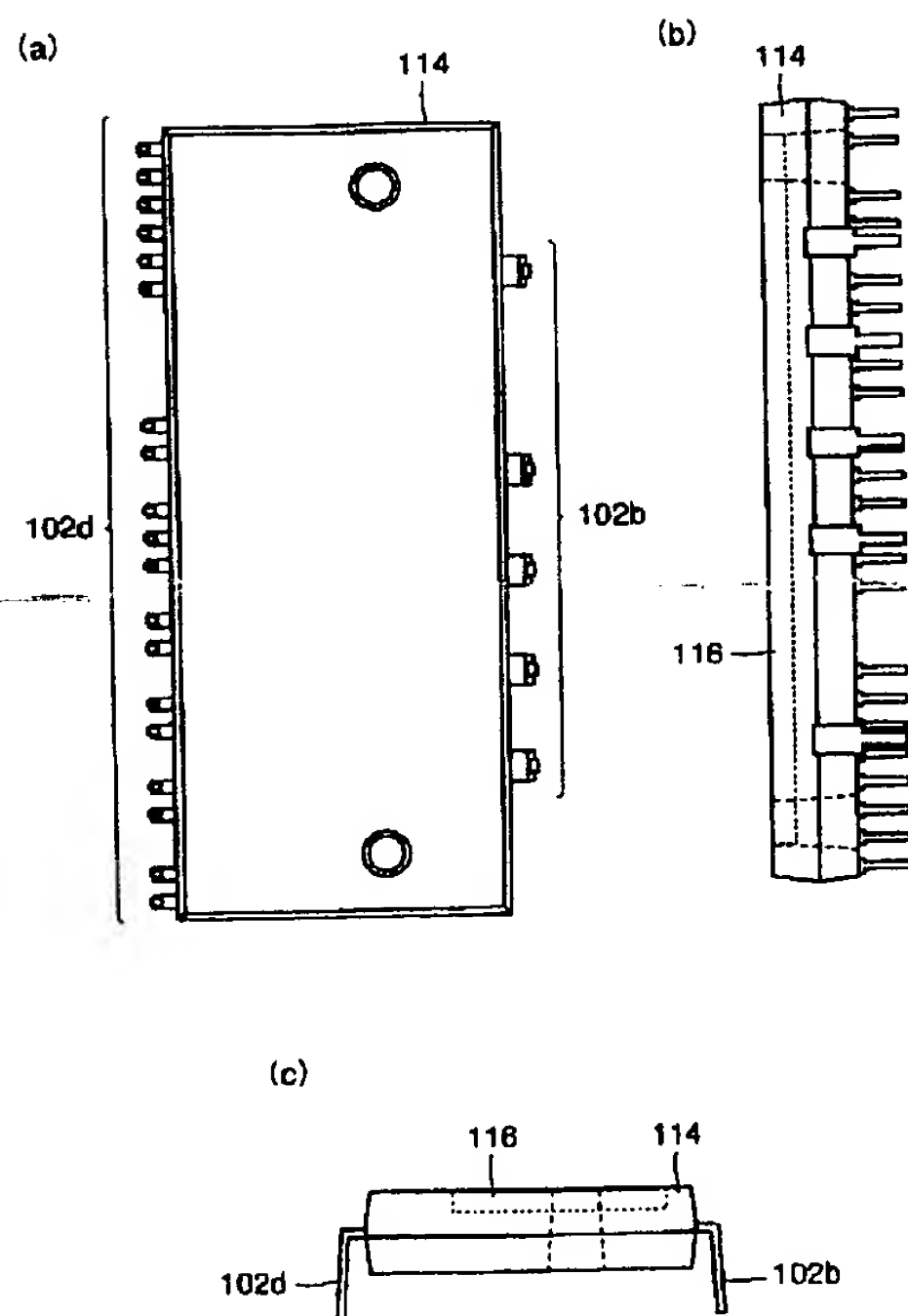
【図 13】



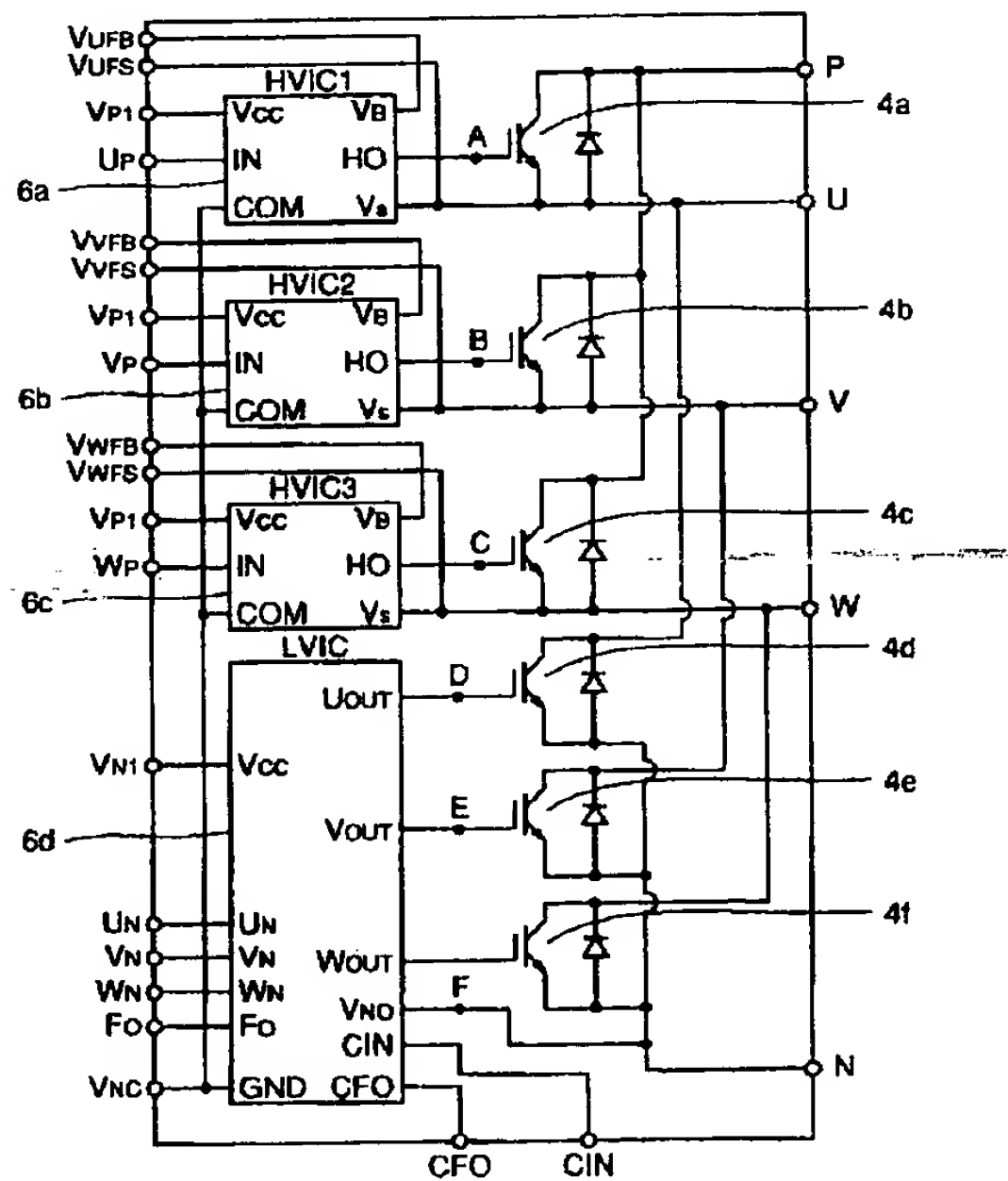
【図 15】



【図 17】



【図 18】





## フロントページの続き

(72)発明者 田尻 貢  
兵庫県伊丹市瑞原四丁目 1 番地 菱電セミ  
コンダクタシステムエンジニアリング株式  
会社内

(72)発明者 岩崎 光孝  
東京都千代田区丸の内二丁目 2 番 3 号 三  
菱電機株式会社内  
(72)発明者 ゴーラブ マジウムダール  
東京都千代田区丸の内二丁目 2 番 3 号 三  
菱電機株式会社内